

DERWENT-ACC-NO: 2002-530985

DERWENT-WEEK: 200301

COPYRIGHT 1999 DERWENT INFORMATION LTD

TITLE: Electron emitting element drive
method involves applying
sufficient period AC pulse voltage to electrodes for
voltage for drive before applying positive pulse

INVENTOR: KAWADE, H

PATENT-ASSIGNEE: CANON KK [CANO]

PRIORITY-DATA: 1999JP-0048790 (February 25, 1999)

PATENT-FAMILY:

PUB-NO	PAGES	PUB-DATE	MAIN-IPC	
US 6490433 B1	000	December 3, 2002	H01J 009/02	N/A
JP 2000311596 A	014	November 7, 2000	H01J 009/02	N/A

APPLICATION-DATA:

PUB-NO	APPL-DATE	APPL-DESCRIPTOR	APPL-NO
US 6490433B1		N/A	
2000US-0512033		February 24, 2000	
JP2000311596A		N/A	
2000JP-0042532		February 21, 2000	

INT-CL (IPC): H01J009/02

ABSTRACTED-PUB-NO: JP2000311596A

BASIC-ABSTRACT:

NOVELTY - AC pulse voltage having amplitude (Vmax, -Vmax) is applied to the electrodes before applying positive pulse voltage having peak lesser than Vmax

and more than the electron threshold voltage for drive.
The preliminary drive
positive voltage is applied for period more than 500 mu sec
and the drive
voltage is applied for period lesser than 60 mu sec.

USE - For electron emitting element.

ADVANTAGE - By applying preliminary drive voltage and drive
voltage for
sufficient periods, emission current can be stabilized.

CHOSEN-DRAWING: Dwg.1/1

TITLE-TERMS: ELECTRON EMIT ELEMENT DRIVE METHOD APPLY AC
PULSE VOLTAGE

ELECTRODE SUFFICIENT PERIOD APPLY POSITIVE
PULSE VOLTAGE DRIVE

DERWENT-CLASS: U22 V05

EPI-CODES: U22-E; V05-A01C5;

SECONDARY-ACC-NO:

Non-CPI Secondary Accession Numbers: N2002-420453

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-311596
(P2000-311596A)

(43)公開日 平成12年11月7日 (2000.11.7)

(51)Int.Cl'

H01J 9/02

識別記号

F I

H01J 9/02

マーク (参考)

E

審査請求 未請求 請求項の数21 OL (全 14 頁)

(21)出願番号 特願2000-42532(P2000-42532)
(22)出願日 平成12年2月21日 (2000.2.21)
(31)優先権主張番号 特願平11-48790
(32)優先日 平成11年2月25日 (1999.2.25)
(33)優先権主張国 日本 (JP)

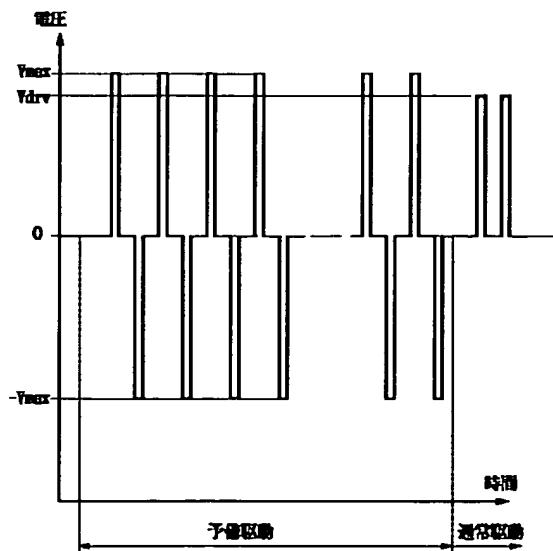
(71)出願人 000001007
キヤノン株式会社
東京都大田区下丸子3丁目30番2号
(72)発明者 河出 一佐哲
東京都大田区下丸子3丁目30番2号キヤノン株式会社内
(74)代理人 100086287
弁理士 伊東 哲也 (外1名)

(54)【発明の名称】 電子放出素子の製造方法および装置、電子放出素子の駆動方法ならびに電子放出素子の調整方法

(57)【要約】

【課題】 電子放出特性を安定化させる。

【解決手段】 電子放出特性を安定化するために、高真空化で通常駆動時の電圧と同じ極性の電圧と、逆極性の電圧とを印加する。



【特許請求の範囲】

【請求項1】少なくとも2つの電極を有しており、該2つの電極間に電圧を印加することで電子を放出する電子放出素子の製造方法であって、前記電子放出素子を構成する2つの電極間に電圧を印加する電圧印加工程を有しており、該電圧印加工程において、通常の駆動時に印加する電圧と同極性の電圧である同極性電圧の印加と、通常の駆動時に印加する電圧と逆極性の電圧である逆極性電圧の印加とを行うことを特徴とする電子放出素子の製造方法。

【請求項2】前記同極性電圧の大きさが、前記通常の駆動時に印加する電圧の大きさよりも大きい請求項1に記載の電子放出素子の製造方法。

【請求項3】前記逆極性電圧の大きさが、前記通常の駆動時に印加する電圧の大きさよりも大きい請求項1に記載の電子放出素子の製造方法。

【請求項4】前記逆極性電圧の大きさが、前記同極性電圧の大きさよりも小さい請求項1乃至3に記載の電子放出素子の製造方法。

【請求項5】前記電圧印加工程は、高真空雰囲気で行う請求項1乃至4に記載の電子放出素子の製造方法。

【請求項6】前記電圧印加工程は、雰囲気中の炭素および炭素化合物の分圧が 1×10^{-6} Pa以下の雰囲気で行う請求項1乃至5に記載の電子放出素子の製造方法。

【請求項7】前記2つの電極は間に間隙部を有している請求項1乃至6に記載の電子放出素子の製造方法。

【請求項8】前記間隙部は炭素もしくは炭素化合物を有する請求項7に記載の電子放出素子の製造方法。

【請求項9】前記電圧印加工程に先立ち、間に間隙部を有する前記2つの電極を形成する工程を有する請求項1乃至8に記載の電子放出素子の製造方法。

【請求項10】前記電圧印加工程に先立ち、堆積物が堆積された間隙部を間に有する前記2つの電極を形成する工程を有する請求項1乃至9に記載の電子放出素子の製造方法。

【請求項11】前記電圧印加工程は、該電圧印加工程において前記2つの電極の間の間隙部が雰囲気中の物質もしくは雰囲気中の物質に基づく物質の堆積により狭くならない雰囲気で行う請求項7乃至10に記載の電子放出素子の製造方法。

【請求項12】前記電圧印加工程は、通常の駆動時とほぼ同様の雰囲気で行う請求項1乃至11に記載の電子放出素子の製造方法。

【請求項13】前記電圧印加工程における電圧の印加は、パルス電圧の印加である請求項1乃至12に記載の電子放出素子の製造方法。

【請求項14】前記電圧印加工程において、前記パル

ス電圧を複数回印加する請求項13に記載の電子放出素子の製造方法。

【請求項15】前記電圧印加工程においては、パルス状の前記同極性電圧の印加と、パルス状の前記逆極性電圧の印加とを交互に行う請求項1乃至14に記載の電子放出素子の製造方法。

10 【請求項16】前記電圧印加工程における、前記正極性電圧の印加時間の合計は $500 \mu\text{sec}$ 以上である請求項1乃至15に記載の電子放出素子の製造方法。

【請求項17】前記電圧印加工程における、前記正極性電圧の印加時間の合計は 60sec 以下である請求項1乃至16に記載の電子放出素子の製造方法。

【請求項18】前記電圧印加工程における、前記逆極性電圧の印加時間の合計は前記正極性電圧の印加時間の合計以下である請求項1乃至17に記載の電子放出素子の製造方法。

20 【請求項19】請求項1乃至18に記載の電子放出素子の製造方法において用いる電子放出素子の製造装置であって、前記2つの電極の間に電圧を印加するための電位出力部を有している電子放出素子の製造装置。

【請求項20】少なくとも2つの電極を有しており、該2つの電極間に電圧を印加することで電子を放出する電子放出素子の駆動方法であって、前記電子放出素子は、前記電子放出素子を構成する2つの電極間に互いに極性の異なる電圧をそれぞれ印加する電圧印加工程を経て製造もしくは調整されたものであり、

30 駆動時には、前記互いに異なる極性のうちの一方の極性の電圧を前記2つの電極間に印加して通常の駆動を行うことを特徴とする電子放出素子の駆動方法。

【請求項21】少なくとも2つの電極を有しており、該2つの電極間に電圧を印加することで電子を放出する電子放出素子の調整方法であって、

前記電子放出素子を構成する2つの電極間に電圧を印加する電圧印加工程を有しており、該電圧印加工程において、通常の駆動時に印加する電圧と同極性の電圧である同極性電圧の印加と、通常の駆動時に印加する電圧と逆極性の電圧である逆極性電圧の印加とを行うことを特徴とする電子放出素子の調整方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、電子放出素子の製造方法および装置、電子放出素子の駆動方法、ならびに電子放出素子の調整方法に関する。

【0002】

【従来の技術】従来、電子放出素子としては大別して熱電子放出素子と冷陰極電子放出素子を用いた2種類のものが知られている。冷陰極電子放出素子には電界放出型

(以下、「FE型」という。)、金属／絶縁層／金属型(以下、「MIM型」という。)、表面伝導型等がある。FE型の例としてはW. P. Dyke & W. W. Dolan, "Field emission", Advance in Electron Physics, 8, 89 (1956)、C. A. Spindt, "PHYSICAL Properties of thin-film field emission cathodes with molybdenum cones", J. Appl. Phys., 47, 5248 (1976)等に開示されたものが知られている。MIM型の例としてはC. A. Mead, "Operation of Tunnel-Emission Devices", J. Appl. Phys., 32, 646 (1961)等に開示されたものが知られている。表面伝導型電子放出素子の例としては、M. I. Elinson, Radio Eng. Electron Phys., 10, 1290, (1965)等に開示されたものがある。

【0003】表面伝導型電子放出素子は、基板上に形成された小面積の薄膜に、膜面に平行に電流を流すことにより電子放出が生ずる現象を利用するものである。この表面伝導型電子放出素子としては、前記エリンソン等によるSnO₂薄膜を用いたもの【M. I. Elinson, Radio Eng. Electron Phys., 10, 1290, (1965)】、Au薄膜によるもの【G. Dittmer, "Thin Solid Films", 9, 317 (1972)】、In₂O₃ / SnO₂薄膜によるもの【M. Hartwell and C. G. Fonstad, "IEEE Trans. ED Conf.", 519 (1975)】、カーボン薄膜によるもの【荒木久他: 真空、第26巻、第1号、22頁(1983)】等が報告されている。

【0004】上述のFE型、MIM型、表面伝導型等の電子放出素子は、基板上に多数素子を配列形成できる利点があり、これらを応用した様々な画像表示装置の提案がなされている。

【0005】基板上に形成された小面積の導電性薄膜に、膜面に平行に電流を流すことにより、導電性薄膜内に形成された電子放出部より電子を放出する表面伝導型電子放出素子は、構造が単純で製造も容易であることから、大面積にわたり多数の素子を形成することができ、例えば画像表示装置等への応用が研究されている。表面伝導型電子放出素子を画像表示装置に応用した例としては、本出願人によるUSP 5, 066, 883や特開平6-342636号公報等が挙げられる。これらの公報では、基板上に設けられた一対の素子電極と、これら素子電極間に接続する導伝膜と、導伝膜内に形成した電子放出部とからなる表面伝導型電子放出素子を2次元的に複数配置し、それぞれの電子放出素子から放出される放

出電子を個別に選択するように電気的な選択手段を設け、入力信号に応じて画像を形成する手段および製造方法が記載されている。また、本出願人による特開平7-235255号公報では、有機物の存在下において表面伝導型電子放出素子に電圧を印加する等により、電子放出部近傍に炭素を主成分とする堆積物を形成し、表面伝導型電子放出素子の電子放出特性を向上させるための手法が開示されている。また、本出願人による特開平7-235275号公報では、電子放出素子が形成された環境における有機物の残留分圧を、 1.3×10^{-6} Pa以下にするなどの手段により、電子放出特性を安定化する手法が開示されている。また、本出願人による特開平9-259753号公報では、2次元的に複数配置したそれぞれの表面伝導型電子放出素子に対し、有機ガスの分圧が 1.3×10^{-6} Pa以下の雰囲気中で、予め通常の駆動電圧の最大値と、表面伝導型電子放出素子に入り得るノイズ電圧とを加算した電圧よりも高い電圧パルスを印加することで、通常駆動時の駆動回路の温度特性や外乱によって発生する放出電流の不可逆的な不安定性を抑制し、輝度むらを低減する手法が開示されている。

【0006】上述の手法を応用して作成される表面伝導型電子放出素子を用いた画像表示装置は、従来の他の方式の画像表示装置よりも優れた特性が期待されている。例えば、近年普及してきた液晶表示装置と比較しても、自発光型であるためにバックライトを必要としない点や、視野角が広いといった点が優れている。

【0007】上述したように、表面伝導型電子放出素子は構造が単純で製造も容易であり、また、優れた電子放出特性を有するため、画像形成部材として蛍光体を用いた画像形成装置、例えば、大型の自発光型フラットディスプレイを構成するのに好適な電子放出素子である。また、電子源を利用した、各種分析装置、加工装置等への応用も期待される。このように、画像形成装置等への応用を考慮すると、電子放出素子に対しては、期待される電子ビーム量を安定して出し続けることが求められる。さらに信頼性の高い画像形成装置や分析装置等を提供するためには、従来の電子放出素子に対し、さらに安定した電子放出特性を付与することが求められている。

【0008】

【発明が解決しようとする課題】本発明は、好適な電子放出素子を製造できる製造方法、好適な電子放出素子の製造装置、好適な電子放出素子の駆動方法、および好適な電子放出素子の調整方法を実現することを課題とする。特には、電子放出素子において、安定した電子放出特性を実現することを課題とする。

【0009】

【課題を解決するための手段】上記の課題を達成するため、本発明にかかる電子放出素子の製造方法は以下のように構成される。すなわち、少なくとも2つの電極を有しており、該2つの電極間に電圧を印加することで電

子を放出する電子放出素子の製造方法であって、前記電子放出素子を構成する2つの電極間に電圧を印加する電圧印加工程を有しており、該電圧印加工程において、通常の駆動時に印加する電圧と同極性（以下、正極性ともいいう）の電圧である同極性電圧の印加と、通常の駆動時に印加する電圧と逆極性の電圧である逆極性電圧の印加とを行うことを特徴とする電子放出素子の製造方法、である。

【0010】ここで、前記同極性電圧の大きさが、前記通常の駆動時に印加する電圧の大きさよりも大きいと好適であり、また、前記逆極性電圧の大きさが、前記通常の駆動時に印加する電圧の大きさよりも大きいと好適であり、また、前記逆極性電圧の大きさが、前記同極性電圧の大きさよりも小さいと好適である。

【0011】また、前記電圧印加工程は、高真空雰囲気で行うと好適である。また、前記2つの電極はそれらの間に間隙部を有するものである場合、前記電圧印加工程は、該電圧印加工程において前記2つの電極の間の間隙部が雰囲気中の物質もしくは雰囲気中の物質に基づく物質の堆積により狭くならない雰囲気で行うと好適である。また、前記電圧印加工程は、雰囲気中の炭素および炭素化合物の分圧が 1×10^{-6} Pa以下での雰囲気で行うと好適である。また、前記電圧印加工程は、通常の駆動時とほぼ同様の雰囲気で行うと好適である。また、前記電圧印加工程に先立ち、間に間隙部を有する前記2つの電極を形成する工程を有する場合に本発明は特に好適に採用できる。

【0012】なお、本発明による電子放出素子の製造方法は、特に冷陰極素子の製造方法として好適に採用できる。特には、電界放出型の電子放出素子や、表面伝導型の電子放出素子や、2つの電極間に絶縁層を挟んだ構成のMIM型の電子放出素子の製造方法として好適に採用できる。特には、2つの電極の間に間隙部を有する電子放出素子の製造方法として好適に採用できる。例えばスピント型の電界放出型電子放出素子においては、エミッタコーン電極とゲート電極が間に間隙を有する2つの電極となる。表面伝導型の電子放出素子の場合は、高電位側電極と低電位側電極が間に間隙を有する2つの電極となる。一対の素子電極と該一対の素子電極の間に導電性膜を有している表面伝導型の電子放出素子においては、該導電性膜が有する間隙が前記間隙部となる。

【0013】例えば表面伝導型の電子放出素子においては、2つの電極の間の間隙部に炭素もしくは炭素化合物を堆積させる活性化といわれる工程を製造時に行う技術が知られている。該活性化を行うことにより、堆積物が堆積された間隙部を間に有する2つの電極を構成することができる。本発明は電極間の間隙部がそのような堆積物を有する構成に特に好適に適用することができる。堆積物を堆積させる際に、雰囲気が含む物質もしくは雰囲気が含む物質に由来する物質を堆積させる堆積工程を用

いている場合は、本発明の電圧印加工程は、堆積工程の後、堆積物となる物質の分圧を低くしてから行うといい。

【0014】また、本発明において、前記電圧印加工程における電圧の印加は、パルス電圧の印加であると好適であり、該パルス電圧を複数回印加する構成が好適に採用できる。また、本発明において、前記電圧印加工程では、パルス状の前記同極性電圧の印加と、パルス状の前記逆極性電圧の印加とを交互に行うと好適である。また、該交互の電圧印加を複数回繰り返す構成を好適に採用できる。

【0015】また、本発明において、前記電圧印加工程における、前記正極性電圧の印加時間の合計は 500μ sec以上、および/または、 60sec 以下であるとよい。また、前記電圧印加工程における、前記逆極性電圧の印加時間の合計は前記正極性電圧の印加時間の合計以下であるとよい。ここで、電圧の印加時間の合計とは、パルス電圧の印加である場合は各パルスの印加時間の合計である。

【0016】また、本発明は、上記電子放出素子の製造方法において用いる製造装置を含んでおり、該製造装置は、前記2つの電極間に電圧を印加するための電位出力部を有している。該電位出力部としては、図6に符号51で示されるような電源を採用することができる。

【0017】また、本発明は、電子放出素子の駆動方法の発明を含んでいる。すなわち、少なくとも2つの電極を有しており、該2つの電極間に電圧を印加することで電子を放出する電子放出素子の駆動方法であって、前記電子放出素子は、前記電子放出素子を構成する2つの電極間に互いに極性の異なる電圧をそれぞれ印加する電圧印加工程を経て製造もしくは調整されたものであり、駆動時には、前記互いに異なる極性のうちの一方の極性の電圧を前記2つの電極間に印加して通常の駆動を行うことを特徴とする電子放出素子の駆動方法、である。

【0018】また、本発明は以下の構成の電子放出素子の調整方法を含んでいる。すなわち、少なくとも2つの電極を有しており、該2つの電極間に電圧を印加することで電子を放出する電子放出素子の調整方法であって、前記電子放出素子を構成する2つの電極間に電圧を印加する電圧印加工程を有しており、該電圧印加工程において、通常の駆動時に印加する電圧と同極性の電圧である同極性電圧の印加と、通常の駆動時に印加する電圧と逆極性の電圧である逆極性電圧の印加とを行うことを特徴とする電子放出素子の調整方法、である。

【0019】この調整方法は、製造された電子放出素子が出荷された後に調整を行う場合に好適に用いることができる。これら駆動方法および調整方法においても、前記製造方法として延べたのと同様の条件を採用することができる。

【0020】本発明によれば、以下に詳述するように、

放出電流が長期に渡って安定した電子放出素子が提供される。したがって、画像形成装置等の製造または調整に適用することにより、信頼性の高い画像形成装置等が提供される。

【0021】

【発明の実施の形態】以下、本発明の実施形態について説明する。まず、本発明の電子放出素子の製造方法の説明に先立ち、本発明が適用可能な表面伝導型電子放出素子が有する電気特性について説明する。図2は、本発明が適用可能な表面伝導型電子放出素子の典型的な構成例の概略図である。図2(a)は平面型表面伝導型電子放出素子の平面図、図2(b)は平面型表面伝導型電子放出素子の断面図、図2(c)は垂直型表面伝導型電子放出素子の断面図である。図2(a)～(c)中、同一の符号は同種の構成部材を示す。これらの図において、1は絶縁性の基板、21は基板1上に設けられた絶縁性の材料からなる段差形成部、2および3は基板1または段差形成部21上に設けられた素子電極、4は素子電極2および3を電気的に連絡した導電性膜、5は導電性膜4中に形成した間隙部(電子放出部)である。

【0022】図6は、次に説明する表面伝導型電子放出素子の電気特性を測定するための測定系を示す概略図であり、図6中の図2と同一の符号で示したものは、図2と同一の構成部材を示す。なお、図6に示す装置は、後述する表面伝導型電子放出素子の製造工程で使用される場合もある。図6において、54は電子放出部5から放出した電子を捕捉するためのアノード電極、51は素子電極2および3間に印加する電圧(以降、素子電圧V_fと呼ぶ)を発生するための電源、50は素子電極2および3間に流れる素子電流I_fを計測するための電流計、53はアノード電極54に印加する高電圧を発生するための高圧電源、52はアノード電極54に流れる放出電流I_eを計測するための電流計、55は真空槽、57は真空槽55と真空ポンプ56との間に設けたゲートバルブである。また、この測定装置を後述する活性化工程でも使用する場合は、活性化物質の収容容器58と、活性化物質の真空槽への導入量を制御する制御バルブ59を有する。

【0023】表面伝導型電子放出素子の電気特性は、通常、放出電流I_eと素子電圧V_fとの関係、ならびに、素子電流I_fと素子電圧V_fとの関係により代表される。これらの関係を求めるためには、図6に示すように、表面伝導型電子放出素子を真空に排気された環境下に配置し、素子の2mm～8mm上方にアノード電極を配置する。そして、アノード電極に対して100V～10kV程度の電圧を印加し、素子電極間に素子電圧V_fを印加して、このときに流れる素子電流I_fと放出電流I_eを計測する。

【0024】以上のようにして求めた電気特性の代表的な例を図7に示す。放出電流I_eは素子電流I_fに比べ

て著しく小さいので、図7ではこれらを任意単位で示している。また、縦軸および横軸とともにリニアスケールである。同図に示されるように、表面伝導型電子放出素子は、ある電圧(しきい値電圧V_{th})以上の素子電圧V_fを印加すると、急激に放出電流I_eが単調増加し、また、後述する安定化処理を行った表面伝導型電子放出素子においては、素子電流I_fも素子電圧V_fの増加に伴い急激に単調増加する。安定化処理とは、後述する活性化処理時に見られるような、表面伝導型電子放出素子

10 への通電によって電子放出部やその近傍に更に新たな炭素もしくは炭素化合物が堆積する現象を抑制するため、表面伝導型電子放出素子の周辺の空間に存在し、もしくは表面上に吸着している有機ガスの残留量を低減させる処理である。具体的には、新たな有機ガスの流入がない状態で、例えば、真空槽ならびに表面伝導型電子放出素子を加熱しながら真空排気を継続することによって行うことができる。

【0025】上述の電気特性について、図7に示した手法とは異なる表示手法によって表示した例を図8に示す。図8に示すグラフの表現方法は、所謂Fowler-Nordheimプロットと呼ばれる表現方法であ

り、電子放出素子から放出される電子が電界放出によるものであるとき、右下がりの直線となる。本発明が適用可能な表面伝導型電子放出素子の電気特性を、図8のFowler-Nordheimプロットで表現すると、図8に示すように、放出電流I_eおよび素子電流I_fについて共に右下がりの直線となって表される。なお、素子電流から求めた直線と、放出電流から求めた直線の傾きは、ほぼ同じ値となる。これより、素子電流I_fの伝

30 導機構は電界放出によるものであること、また、A. Asaiら[SID Int'l. Symp. Digest Tech. Papers, 127 (1997)]によれば、放出電流I_eは素子電流I_fの一部が多重の弹性散乱を行った後にアノード電極へ到達したものであるから、電界放出による素子電流I_fの伝導機構を反映して、放出電流I_eもFowler-Nordheimプロットで右下がりの直線として表されるということが言える。

【0026】素子電流I_fが電界放出によるので、 ϕ を電子放出部の仕事関数とすると、素子電流I_fは数式で表すことができる。

【0027】

【数1】

$$I_f = \frac{1.4 \times 10^{-6} \alpha \beta^3 V_f^2}{\phi} \exp\left(\frac{9.9}{\sqrt{\phi}}\right) \exp\left(-\frac{6.5 \times 10^7 \phi^{1/2}}{\beta V_f}\right)$$

【0028】ここで、 α は電子放出領域であり、 β は電界換算係数であって、電子放出部近傍の形状を反映するパラメータである。なお、 βV_f が電界放出を行う領域の電界強度に相当する。したがって、仕事関数 ϕ の値を

指定すれば、図8の直線の傾きとy軸との切片から、放出領域 α と電界換算係数 β を得ることができる。ここで、電子放出素子を一定の素子電圧 V_f で駆動を行うとき、駆動中に仕事関数 ϕ と電界換算係数 β が変化しないならば、素子電流 I_f の変動は放出領域 α の変動であるということができる。さらに、放出電流 I_e は素子電流 I_f の一部であるので、放出電流 I_e の変動は放出領域 α の変動に起因すると言ってもよい。詳しくは後述するが、本発明の製造方法はこの放出領域 α の変動を抑えることによって、放出電流 I_e を安定化させる製造方法であることも1つの特徴としている。

【0029】次に、本発明が適用可能な表面伝導型電子放出素子が有する別の特性である「メモリ特性」について説明する。「メモリ特性」とは、表面伝導型電子放出素子の電気特性カーブ（放出電流と駆動電圧、ならびに素子電流と駆動電圧の関係）が、それまで経験した印加電圧の最大値よりも大きな電圧を新たに経験すると、異なる特性へとシフトし、以降、さらに大きな駆動電圧を経験するまで、それが維持されるという特性である。メモリ特性は、先述した安定化処理を施した表面伝導型電子放出素子に顕著に見られる特性である。これを、図9を用いて説明する。

【0030】図9（a）は、表面伝導型電子放出素子に印加する素子電圧 V_f と、アノード電極によって捕捉される放出電流 I_e との関係を表すグラフである。グラフの横軸は素子電圧 V_f 、縦軸は放出電流 I_e の大きさを表す。図中の電気特性曲線Aは、安定化処理後に初めて印加される素子電圧の最大値（以降、最大素子電圧 V_{max} と呼ぶ）が $V_f 1$ であるときの特性曲線であり、同様に、特性曲線Bは V_{max} が $V_f 2$ （ $>V_f 1$ ）のとき、特性曲線Cは V_{max} が $V_f 3$ （ $>V_f 2$ ）のときの特性曲線である。図で示すように、最大素子電圧 V_{max} が $V_f 1$ であるとき、印加電圧が $V_f 1$ 以下であれば、経時劣化が無視できる範囲の時間において、素子電圧 V_f と放出電流 I_e の関係は常に特性曲線A上にある。ところが、ひとたび $V_f 1$ 以上の最大素子電圧、例えば $V_f 2$ を経験させると、特性曲線はBにシフトし、再び $V_f 1$ 以下の素子電圧を印加しても、放出電流 I_e は特性曲線Aで得られたときの値よりも小さな値になる。さらに大きな最大素子電圧例えば $V_f 3$ を経験させると、特性曲線はCにシフトして、同様の傾向を示す。なお、素子電流 I_f と素子電圧 V_f との関係においても、同様の特性を有している。

【0031】上記特性曲線A、B、Cに対応する素子電流 I_f と素子電圧 V_f の関係をFowler-Nordheimプロットで表し、その傾きから、特性曲線A、B、Cそれぞれの電界換算係数 β_A 、 β_B 、 β_C を求めるとき、 $\beta_A > \beta_B > \beta_C$ であり、さらに、 $\beta_A V_f 1 = \beta_B V_f 2 = \beta_C V_f 3$ という結果が得られる。これはすなわち、最大素子電圧 V_{max} が大きくなるに伴い、電子放

10

出部近傍の最大電界強度 βV_{max} が一定となるように、電子放出部近傍の形状が変化し、それが β の変化となって現れていることを示している。

【0032】このように、安定化工程後に、それまで経験したことの無い最大素子電圧 V_{max} を初めて経験する時、電子放出部近傍の形状変化を伴う。なお、一度 V_{max} を経験した後、 V_{max} 以下の素子電圧 V_f によって駆動を行うと、電界換算係数 β の変化はほとんど無く、したがって、電子放出部近傍の形状変化も少ない。

10 また、 $V_f < V_{max}$ なる素子電圧で駆動するため、電子放出部近傍に印加される電界強度 βV_f は、最大素子電圧印加時に規定される電界強度 βV_{max} よりも低くなる。

【0033】一方、電子放出部に炭素ないし炭素化合物の膜を有する冷陰極電子放出素子、とりわけ、表面伝導型電子放出素子において、電子放出部が経験する最大電界強度を維持した状態で駆動を継続すると、強い電界強度の影響で、駆動に伴い電子放出領域 α が減少していく。

20 【0034】本発明の製造方法で行われるように、電子放出素子の駆動を、最大電界強度 βV_{max} よりも低い電界強度で駆動すると、駆動に伴う放出領域 α の減少を抑えることができるため、放出電流 I_e を安定させることができる。

【0035】なお、実際に電子放出素子を駆動する際、駆動用の電圧パルスの印加時にリングングが発生したり、あるいは外部からのノイズ等により逆極性の電圧が印加される場合がある。これにより、電子放出部近傍がダメージを受け、電子放出領域 α が減少したりすることによって、上述したメモリ特性を失い、放出電流の減少や素子の破壊等を引き起こす場合がある。これに対しては、本発明の製造方法において、予め、正極性のパルス電圧だけでなく、通常の駆動とは逆極性のパルス電圧を印加しておくようにすれば、ある決まった状態の特性がメモリされる。したがって、上記のような逆極性の電圧が印加されても、そのメモリ特性に変化が生じることなく、安定な駆動が行われる。

【0036】以下、図1を用いて本発明の製造方法を説明する。図1は、本発明の製造方法の一例において、安定化工程を経た電子放出素子に対して、通常の駆動に先立って印加するパルス状電圧を示す図である。図1に示すように、 V_{max} なる波高値をもつ正極性のパルス電圧と、 $-V_{max}$ の波高値をもつ逆極性のパルス電圧を1回以上交互に印加し、これを繰り返す。この時点までの電圧パルス印加を総称して、以降、予備駆動と呼ぶ。この予備駆動を行った後、 V_{max} よりも低く、かつ電子放出しきい値電圧以上の素子電圧 V_{drv} の波高値のパルスで駆動を行うことによって、安定して電子放出を行なうことができる。なお、 V_{max} の値は、表面伝導型電子放出素子を損傷させない程度の値を上限とする。

50

【0037】予備駆動における波高値V_{max}の正極性パルス電圧で駆動する時間の総和、例えばパルス幅×パルス数は、500μsec以上であることが望ましい。これにより、素子電圧V_{drv}による通常駆動時ににおいて放出領域αが安定し、したがって、放出電流I_eが安定する。また、波高値V_{max}で駆動される時間の総和は、60sec以下であることが好ましい。この値以上の時間、V_{max}による駆動を行うと、予備駆動中に放出領域αが大きく減少し、通常駆動時の放出電流I_eが少なくなってしまうからである。なお、予備駆動中に放出領域αが大きく減少して、通常駆動時の放出電流I_eが少なくなってしまう現象を防ぐためにも、前記逆極性のパルス電圧で印加される各パルスの印加時間の合計が、前記正極性のパルス電圧で印加される各パルスの印加時間の合計以下であることが好ましい。

【0038】また、図1では波高値V_{max}の正極性のパルス電圧と波高値-V_{max}の逆極性のパルス電圧を交互に繰り返し印加しているが、特にこれにこだわることなく、波高値の絶対値が通常駆動時の素子電圧V_{drv}より大きくかつV_{max}以下である逆極性のパルス電圧が予備駆動中に少なくとも1回印加されればよい。例えば、図10に示すように、波高値V_{max}の正極性のパルス電圧を繰り返し印加した後、逆極性のパルス電圧を印加し、再度正極性のパルスを印加するといった方法を探ることもできる。

【0039】以下、本発明が適用可能な表面伝導型電子放出素子の構成について述べ、その後、本発明の特徴である予備駆動工程を備えた電子放出素子の製造方法について具体的に述べる。

【0040】<表面伝導型電子放出素子の構成と製法>図2を用いて本発明が適用可能な表面伝導型電子放出素子について説明する。本発明を適用し得る表面伝導型電子放出素子の基本的構成としては大別して、平面型および垂直型の2つがある。先ず、平面型表面伝導型電子放出素子について説明する。図2(a)および(b)は、本発明が適用可能な平面型表面伝導型電子放出素子の構成を模式的に示す平面図および断面図である。これらの図において、1は基板、2と3は基板1上の素子電極、4は素子電極2と3間に設けられた導電性膜、5は導電性膜4中に形成された電子放出部である。

【0041】基板1としては、石英ガラス、Na等の不純物含有量を減少したガラス、ソーダライムガラス、ソーダライムガラスにスパッタ法等により形成したSiO₂を積層したガラス基板、アルミナ等のセラミックス、Si基板等を用いることができる。

【0042】対向する素子電極2および3の材料としては一般的な導体材料を用いることができる。例えばNi、Cr、Au、Mo、W、Pt、Ti、Al、Cu、Pd等の金属あるいは合金、Pd、Ag、Au、RuO₂、Pd-Ag等の金属あるいは金属酸化物とガラス等

から構成されるの印刷導体、In₂O₃-SnO₂等の透明導電体、ポリシリコン等の半導体材料等から適宜選択することができる。素子電極2および3間の間隔L、素子電極2および3の長さW、導電性膜4の形状等は、応用される形態等を考慮して設計される。素子電極間隔Lは、好ましくは数百nm～数百μmの範囲とすることができ、より好ましくは、数μm～数十μmの範囲とすることができる。素子電極長さWは、電極の抵抗値、電子放出特性等を考慮して、数μm～数百μmの範囲とすることができる。素子電極2および3の膜厚dは、数十nm～数μmの範囲とすることができる。なお、図2に示した構成だけでなく、基板1上に、導電性膜4、対向する素子電極2および3の順に積層した構成とすることもできる。

【0043】導電性膜4としては、良好な電子放出特性を得るために、微粒子で構成された微粒子膜を用いるのが好ましい。その膜厚は、素子電極2、3へのステップカバレージ、素子電極2、3間の抵抗値および後述するフォーミング条件等を考慮して適宜設定されるが、通常は数百pm～数百nmの範囲とするのが好ましく、より好ましくは1nm～50nmの範囲とするのが良い。その抵抗値は、R_sが10²～10⁷Ω/□の値である。なお、R_sは、厚さがt、幅がwで長さがLの薄膜の抵抗Rを、R=R_s(L/w)とおいたときに現れる量である。本明細書において、フォーミング処理については、通電処理を例に挙げて説明するが、フォーミング処理はこれに限られるものではなく、膜に亀裂を生じさせて高抵抗状態を形成する処理を包含するものである。導電性膜4を構成する材料は、Pd、Pt、Ru、Ag、Au、Ti、In、Cu、Cr、Fe、Zn、Sn、Ta、W、Pd等の金属、PdO、SnO₂、In₂O₃、PbO、Sb₂O₃等の酸化物、HfB₂、ZrB₂、LaB₆、CeB₆、YB₄、GdB₄等の硼化物、TiC、ZrC、HfC、TaC、SiC、WC等の炭化物、TiN、ZrN、HfN等の窒化物、Si、Ge等の半導体、カーボン等の中から適宜選択される。ここで述べる微粒子膜とは、複数の微粒子が集合した膜であり、その微細構造は、微粒子が個々に分散配置した状態、あるいは微粒子が互いに隣接または重なり合った状態(いくつのかの微粒子が集合し、全体として島状構造を形成している場合も含む)をとっている。微粒子の粒径は、0.1nmの数倍～数百nmの範囲、好ましくは、1nm～20nmの範囲である。

【0044】電子放出部5は、導電性膜4の一部に形成された高抵抗の亀裂により構成され、導電性膜4の膜厚、膜質、材料および後述する通電フォーミング等の手法等に依存したものとなる。電子放出部5の内部には、0.1nmの数倍～数十nmの範囲の粒径の導電性微粒子が存在する場合もある。この導電性微粒子は、導電性膜4を構成する材料の元素の一部、あるいは全ての元素

50

を含有するものとなる。電子放出部5およびその近傍の導電性膜4には、炭素および炭素化合物を有することもできる。

【0045】次に、垂直型表面伝導型電子放出素子について説明する。図2(c)は、本発明の表面伝導型電子放出素子に使用できる垂直型表面伝導型電子放出素子の一例を示す模式図である。図2(c)においては、図2(a)ならび(b)に示した部位と同じ部位には図2(a)ならび(b)に付した符号と同一の符号を付している。21は段差形成部である。基板1、素子電極2および3、導電性膜4、電子放出部5は、前述した平面型表面伝導型電子放出素子の場合と同様の材料で構成することができる。段差形成部21は、真空蒸着法、印刷法、スパッタ法等で形成されたSiO₂等の絶縁性材料で構成することができる。段差形成部21の膜厚は、先に述べた平面型表面伝導型電子放出素子の素子電極間隔に対応させて、数百nm～数十μmの範囲とすることができます。この膜厚は、段差形成部21の製法、および素子電極2、3間に印加する電圧を考慮して設定されるが、数十nm～数μmの範囲が好ましい。導電性膜4は、素子電極2および3と段差形成部21の作成後に、素子電極2、3の上に積層される。電子放出部5は、図2(c)においては、段差形成部21に形成されているが、作成条件、フォーミング条件等に依存し、形状、位置ともこれに限られるものでない。

【0046】上述の表面伝導型電子放出素子の製造方法としては様々な方法があるが、その一例を図3に模式的に示す。以下、図2および図3を参照しながら製造方法の一例について説明する。図3においても、図2に示した部位と同じ部位には図2に付した符号と同一の符号を付している。

【0047】(1)まず、基板1を洗剤、純水および有機溶剤等を用いて十分に洗浄し、真空蒸着法、スパッタ法等により素子電極材料を堆積させてから、例えばフォトリソグラフィ技術を用いて基板1上に素子電極2および3を形成する(図3(a))。

【0048】(2)次に、素子電極2および3を設けた基板1に、有機金属溶液を塗布して有機金属薄膜を形成する。有機金属溶液には、前述の導電性膜4の材料の金属を主元素とする有機金属化合物の溶液を用いることができる。そして、有機金属薄膜を加熱焼成処理し、例えば導電性膜4の形状に対応したマスクを用いてリフトオフを行う方法や、エッティング等によりバターニングし、導電性膜4を形成する(図3(c))。なお、ここでは、有機金属溶液の塗布法を挙げて説明したが、導電性膜4の形成法はこれに限られるものでなく、真空蒸着法、スパッタ法、化学的気相堆積法、分散塗布法、ディッピング法、スピナ法等を用いることもでき、インクジェット法等により直接バターニングを行うこともできる。

【0049】(3)続いて、フォーミング工程を施す。このフォーミング工程の方法の一例として、図6の真空容器内での通電処理による方法を説明する。図6において、55は真空容器であり、ゲートバルブ57を通じてターボ分子ポンプ、スパッタイオンポンプ、クライオポンプなどからなる真空ポンプ56により排気される。なお、必要に応じてスクロールポンプ、ロータリポンプ、ソープションポンプ等からなる補助ポンプが設けられる場合もある。58は以降で説明する活性化工程で用いる活性化ガスを収容する容器であり、バリアブルリークバルブやニードルバルブ等のスローリークバルブからなる調節バルブ59を通じて真空容器55に接続している。素子電極2および3には、電圧印加手段を接続する。例えば、図6に示すように、素子電極2をグランド電位に接続し、素子電極3を電流導入端子を通じて電源51に接続する。なお、素子電極2、3間に流れる電流値をモニタするために電流計50を設ける。54はこの後の工程で用いられるアノード電極であり、電流計52を通じて高圧電源53に接続している。

【0050】フォーミングは、真空容器55内を排気し、素子電極2、3間に、電源51を用いて通電することにより行う。これにより、導電性膜4の部位に、構造の変化した電子放出部5が形成される(図3(c))。この通電フォーミングによれば導電性膜4に局所的に破壊、変形もしくは変質等の構造の変化した部位である電子放出部5が形成される。

【0051】通電フォーミングにおいて印加する電圧波形の例を図4に示す。同図に示すように、電圧波形はパルス波形が好ましい。これにはパルス波高値を定電圧としたパルスを連続的に印加する図4(a)に示した手法と、パルス波高値を増加させながら電圧パルスを印加する図4(b)に示した手法がある。図4(a)におけるT1およびT2は電圧波形のパルス幅とパルス間隔である。通常T1は1μsec～10msec、T2は10μsec～10msecの範囲で設定される。パルスの波高値は、表面伝導型電子放出素子の形態に応じて適宜選択される。このような条件のもとで、例えば、数秒～数十分間電圧を印加する。パルス波形は矩形波に限定されるものではなく、三角波などの所望の波形を採用することができる。図4(b)におけるT1およびT2は、図4(a)に示したのと同様とすることができる。パルスの波高値は、例えば0.1Vステップ程度づつ増加させることができる。

【0052】通電フォーミング処理の終了は、例えば導電性膜2が局所的に破壊、変形することによって生じる抵抗値の変化を読み取ることによって判断することができる。例えば、パルス間隔T2中に、導電性膜2を局所的に破壊、変形しない程度の電圧を印加し、電流を測定して検知することができる。例えば0.1V程度の電圧印加により流れる素子電流を測定し、抵抗値を求めて、

1 MΩ以上の抵抗を示した時、通電フォーミングを終了させる。

【0053】(4) フォーミングを終えた素子には活性化工程と呼ばれる処理を施すのが好ましい。活性化工程とは、この工程により、素子電流 I_f 、放出電流 I_e が著しく変化する工程である。活性化工程は、例えば、有機物質のガスを含有する雰囲気下で、通電フォーミングと同様に、パルスの印加を繰り返すことによって行うことができる。パルス電圧としては、図4(a)に示したような電圧パルスの他に、図5に示すような両極性の電圧パルスを用いることができる。活性化工程時の真空容器内の雰囲気は、例えば油抜散ポンプやロータリーポンプなどを用いて真空容器内を排気した場合に雰囲気内に残留する有機ガスを利用して形成することができる他、イオンポンプなどにより一旦十分に排気した真空中に適当な有機物質のガスを導入することによっても得られる。このときの好ましい有機物質のガス圧は、前述の応用の形態、真空容器の形状や、有機物質の種類などにより異なるため、場合に応じ適宜設定される。

【0054】適当な有機物質としてはアルカン、アルケン、アルキンの脂肪族炭化水素類、芳香族炭化水素類、アルコール類、アルデヒド類、ケトン類、アミン類、フェノール、カルボン、スルホン酸等の有機酸類等を挙げることができる。具体的にはメタン、エタン、プロパン等の飽和炭化水素、エチレン、プロピレン等の不飽和炭化水素、ブタジエン、n-ヘキサン、1-ヘキセン、ベンゼン、トルエン、o-キシレン、ベンゾニトリル、トルニトリル、クロロエチレン、トリクロロエチレン、メタノール、エタノール、イソプロパノール、ホルムアルデヒド、アセトアルデヒド、アセトン、メチルエチルケトン、ジエチルケトン、メチルアミン、エチルアミン、酢酸、プロピオン酸等あるいはこれらの混合物が使用できる。

【0055】活性化の処理により、雰囲気中に存在する有機物質から、炭素あるいは炭素化合物が素子上に堆積し、素子電流 I_f および放出電流 I_e が著しく変化するようになる。活性化工程の終了判定は、素子電流 I_f や放出電流 I_e を測定しながら適宜行う。なお、パルス幅、パルス間隔、パルス波高値などは適宜設定される。

(5) このような工程を経て得られた電子放出素子に対して、安定化工程を行うことが好ましい。この工程は、真空容器内の有機物質を排気する工程である。真空容器を排気する真空排気装置は、装置から発生するオイル等の有機物質が素子の特性に影響を与えないように、オイルを使用しないものを用いるのが好ましい。具体的には、磁気浮上型ターボ分子ポンプ、クライオポンプ、ソーブションポンプ、イオンポンプ等の真空排気装置を挙げることができる。

【0056】前記活性化の工程において、排気装置として油抜散ポンプやロータリーポンプを用い、そこから発

生するオイル成分に由来する有機ガスを用いた場合は、この成分の分圧を極力低く抑える必要がある。真空容器内の有機成分の分圧は、上記の炭素および炭素化合物がほぼ新たに堆積しない分圧であって 1×10^{-6} Pa 以下が好ましく、さらには 1×10^{-8} Pa 以下が特に好ましい。さらに真空容器内を排気するときには、真空容器全体を加熱して、真空容器内壁や、電子放出素子に吸着した有機物質分子を排気しやすくなるのが好ましい。このときの加熱条件は、80～250°C、好ましくは150°C以上であり、できるだけ長時間処理するのが望ましいが、特にこの条件に限るものではなく、真空容器の大きさや形状、電子放出素子の構成などの諸条件により適宜選ばれる条件により行う。真空容器内の圧力は極力低くすることが必要であり、 1×10^{-5} Pa 以下が好ましく、さらに 1×10^{-6} Pa 以下が特に好ましい。

【0057】安定化工程を行った後の、駆動時の雰囲気は、上記安定化処理終了時の雰囲気を維持するのが好ましいが、これに限るものではなく、有機物質が十分除去されれば、真空容器の圧力は多少上昇しても、ある程度安定な特性を維持することができる。このような真空雰囲気を採用することにより、新たな炭素あるいは炭素化合物の堆積を抑制でき、また真空容器や基板などに吸着した H_2O 、 O_2 なども除去でき、結果として素子電流 I_f および放出電流 I_e が安定する。

【0058】(6) 上記安定化工程を行った後、通常の駆動を行う前に、素子電極2、3間に先述した予備駆動電圧パルスを印加する予備駆動工程を行う。

【0059】以上により、本発明が適用可能な表面伝導型電子放出素子の製造工程を終了する。完成した電子放出素子に対して、素子電極2、3間に、予備駆動工程で印加した V_{max} 以下の駆動電圧 V_{drv} を印加し、電子放出素子の上方に配置したアノード電極54に高圧電源53を用いて高電圧を印加することによって、安定した電子放出を得ることができる。

【0060】

【実施例】以下に、具体的な実施例を挙げて本発明を説明するが、本発明はこれら実施例に限定されるものではなく、本発明の目的が達成される範囲内で、各要素の置換えや設計変更がなされたものを包含するものである。

【0061】【実施例1】本実施例は、図2に模式的に示したものと同様の構成を有する表面伝導型電子放出素子に対して、本発明の製造方法を適用した例である。図3に従い、本実施例を説明する。

【0062】まず、石英基板からなる基板1の洗浄後、スパッタ法により基板1上に5 nmのTiと50 nmのPtを堆積させた。そして、この堆積膜上にフォトレジストを塗布し、素子電極2ならびに3に対応する形状のパターンを形成してから、エッチングにより不要な部分のPtとTiを除去し、そして、レジストを除去することによって、基板1上に、図3(a)に示すような素

子電極2、3を形成した。なお、素子電極2、3間の間隔Lは3μm、素子電極2、3の長さWは500μmとした。

【0063】次に、素子電極2、3を設けた基板1上に、真空蒸着により厚さ50nmのCrを堆積させ、このCr膜に対して、フォトリソグラフィ技術を用いて、導電性膜を形成する位置に対応した開口部を形成した。その後、有機Pd化合物の溶液(ccp-4230:奥野製薬(株)製)を塗布し、大気中で300℃の加熱処理をした。そして、Cr膜をウエットエッチにより除去し、純水で洗浄し、乾燥させることにより、図3(b)に示すような導電性膜4を形成した。

【0064】次に、以降の工程を行うために、図6に示すように、製造工程中の電子放出素子を真空容器5内に配置して電気的接続を行った。すなわち、素子電極2はグランド電位に接続し、素子電極3は電流導入端子を通じて電流計5.0ならびに素子電圧電源5.1に接続し、また、基板1の5mm上方にアノード電極5.4を配置し、アノード電極5.4は電流導入端子を通じて電流計5.2ならびに高圧電源5.3に接続した。

【0065】次に、真空容器5内を、スクロールポンプ(不図示)ならびに磁気浮上型ターボ分子ポンプ5.6を用いて、 1×10^{-3} Pa以下の程度まで排気した後、素子電圧電源5.1で発生させた電圧を素子電極3に印加し、フォーミング処理を施して電子放出部5を形成した。印加した電圧は、図4(b)に示すようなパルス状の電圧とし、時間の経過とともに波高値の漸増するパルスとした。パルス幅T1は1msecとし、パルス間隔T2は16.7msecとした。フォーミング処理中、パルス波高値が5Vに達した時点で電流計5.0を流れる電流値が激減した。その後、パルス波高値が5.5Vになるまでパルス電圧を印加してから、電圧の印加を停止し、素子電極2、3間の抵抗値を測定した。その結果、 $1M\Omega$ 以上の値を示したため、フォーミング処理を終了した。この工程により導電性膜に間隙部(電子放出部)が形成される。

【0066】次に、真空容器5内での排気をさらに推進し、容器内圧力が 10^{-6} Pa以下まで減少した後、スローリークバルブ5.9を調節して、活性化ガス収容容器5.8から真空容器5内にベンゾニトリルガスを導入して活性化工程を行った。活性化工程は、活性化ガスを導入した真空容器5内での圧力が 10^{-4} Paになるように調節し、素子電圧電源5.1で発生させた電圧を素子電極3に印加することによって行った。印加した電圧は図5に示すような両極性のパルス状の電圧であり、波高値Vf_pとVf_nの絶対値が等しい一定のパルスである。パルス波高値は16Vとし、パルス幅T3は1msecとし、パルス間隔T4は16.7msecとした。活性化処理は1時間を行い、その後、電圧の印加を停止し、活性化ガスの導入を停止して、真空容器5内から活性化ガ

スを排気した。

【0067】次に、不図示のヒータを用いて真空容器5全体ならびに電子放出素子を一旦250℃に10時間加熱し、さらに排気を継続することによって、その後の室温時における真空容器内圧力を 1×10^{-8} Pa程度まで低下させた。

【0068】このように真空容器内圧力を調整した後、本発明の製造方法の特徴である予備駆動を行った。予備駆動時のパルス電圧波形を図1に示す。図1中の電圧値

10 Vdrvは15V、Vmaxは16Vである。すなわち、正極性パルス電圧の波高値を16V、逆極性パルスの波高値を-16Vとし、両者のパルス幅は100μsecとし、正極性パルスと逆極性パルスのパルス間隔は100msecとして、正極性パルス電圧を5発印加することにより、予備駆動を行った。その後、素子電圧VfをVdrv(=15V)に設定して駆動を行った。

【0069】一方、比較例として、全く同様の製法で作成した電子放出素子に対し、予備駆動を行わずに最初から駆動電圧を15Vに設定して駆動を行った。本実施例の素子と比較したところ、予備駆動を行った本実施例の素子は、予備駆動を行わなかった比較例の素子に比べて、駆動中の放出電流ならびに素子電流の減少と変動が少なく、安定な電子放出特性が得られた。

【0070】また、本実施例および比較例の電子放出素子に対し、駆動途中に波高値-10Vの逆極性電圧パルスを故意に印加し、その後、再度素子電圧を15Vとして駆動を行った。この結果、予備駆動を行った本実施例の素子は、予備駆動を行わなかった比較例の素子に比べて、放出電流ならびに素子電流の減少が少なく、安定な電子放出特性が得られた。

【0071】さらに、本実施例および比較例の電子放出素子について、駆動中における素子電流の電気特性から放出領域 α と電界換算係数 β を観測したところ、予備駆動を行った本実施例の電子放出素子は、駆動期間内において両者とも変動が少なく、安定しており、とりわけ放出領域 α の安定性が、予備駆動を行わなかった比較例の電子放出素子に比べて優れていた。

【0072】[実施例2]活性化工程で印加するパルス電圧の波高値を15Vとし、また、予備駆動の方法を異なるものとした以外は実施例1と同様にして電子放出素子の作成および駆動を行った。図11は本実施例で適用した予備駆動のパルス電圧波形を示す。同図中の正極性パルス電圧の波高値Vmaxは16V、パルス幅は1msec、パルス間隔は10msecとした。また、逆極性パルス電圧の波高値-Vmaxは-15.5V、パルス幅は1msec、パルス間隔は10msecとした。本実施例では、この正極性パルスと逆極性パルスを交互に印加して予備駆動を行った。印加した正極性パルス電圧は合計60000発、このパルス電圧の印加時間の合計は60secであった。その後、素子電圧VfをVd

V_{drv} (=15V) に設定して駆動を行った。

【0073】一方、比較例として、全く同様の製法で作成した電子放出素子に対して、予備駆動を行わずに最初から駆動電圧を15Vに設定して駆動を行い、また実施例1と同様、駆動途中に逆極性の電圧印加も行った。この結果、予備駆動を行った本実施例の素子は、予備駆動を行わなかった比較例の素子に比べて、駆動中の放出電流ならびに素子電流の減少と変動が少なく、安定な電子放出特性が得られた。

【0074】さらに、本実施例および比較例の電子放出素子について、駆動中の素子電流の電気特性から放出領域 α と電界換算係数 β を観測したところ、本実施例の電子放出素子は、駆動期間内において、両者とも変動が少なく安定しており、とりわけ放出領域 α の安定性が、比較例の電子放出素子に比べ優れていた。

【0075】[実施例3]活性化工程で印加するパルス電圧の波高値を15Vとし、また、予備駆動の方法を異なるものとした以外は実施例1と同様にして電子放出素子の作成および駆動を行った。図10は本実施例で適用した予備駆動のパルス電圧波形を示す。すなわち、本実施例では、正極性パルス電圧と逆極性パルス電圧を交互に繰り返し印加するのではなく、正極性パルス電圧を1.0発印加した後、逆極性パルス電圧を1発印加するという工程を繰り返すことによって予備駆動を行った。図10中の正極性パルス電圧の波高値 V_{max} は16V、パルス幅は1ms、パルス間隔は10msとした。また、逆極性パルス電圧の波高値 $-V_{max}$ は-15.5V、パルス幅は1ms、パルス間隔は10msとした。また、印加した正極性パルス電圧は合計60000発であり、このパルス電圧の印加時間の合計は60secであった。その後、素子電圧 V_f を V_{drv} (=15V) に設定して駆動を行った。一方、比較例として、全く同様の製法で作成した電子放出素子に対して、予備駆動を行わずに最初から駆動電圧を15Vに設定して駆動を行い、また実施例1と同様に、駆動途中に逆極性の電圧印加も行った。

【0076】この結果、予備駆動を行った本実施例の素子は、予備駆動を行わなかった比較例の素子に比べて、駆動中の放出電流ならびに素子電流の減少と変動が少なく、安定な電子放出特性が得られた。

【0077】さらに、本実施例および比較例の電子放出素子について、電子放出素子の駆動中における素子電流の電気特性から放出領域 α と電界換算係数 β を観測したところ、実施例の電子放出素子は、駆動期間内において、両者とも変動が少なく安定しており、とりわけ放出

領域 α の安定性が、比較例の電子放出素子に比べて優れていた。

【0078】以上の実施例によれば、通常の駆動時に印加するパルス電圧の波高値より大きい波高値の正極性のパルス電圧を印加するとともに、通常の駆動時とは逆極性のパルス電圧を印加するようにしたため、電子放出素子からの放出電流を、長期に渡り安定させることができた。

【0079】

10 【発明の効果】本発明によれば、好適な電子放出素子の製造方法、調整方法を実現することができる。また、好適な電子放出素子の製造装置を実現することができる。また、好適な電子放出素子の駆動方法を実現することができる。

【図面の簡単な説明】

【図1】 本発明で使用できる電圧パルスの例を示す図である。

【図2】 本発明が適用可能な電子放出素子を示す概略平面図ならびに概略断面図である。

20 【図3】 本発明が適用可能な電子放出素子の製造工程を示す図である。

【図4】 本発明が適用可能な電子放出素子のフォーミング工程中に使用する電圧パルスを示す図である。

【図5】 本発明が適用可能な電子放出素子の活性化工程中に使用する電圧パルスを示す図である。

【図6】 本発明が適用可能な電子放出素子の製造ならびに電気特性の測定に使用する真空装置ならびに駆動および測定装置を示す図である。

30 【図7】 本発明が適用可能な電子放出素子の電気特性を示す図である。

【図8】 本発明が適用可能な電子放出素子の電気特性を示す図である。

【図9】 本発明が適用可能な電子放出素子のメモリ特性を説明する図である。

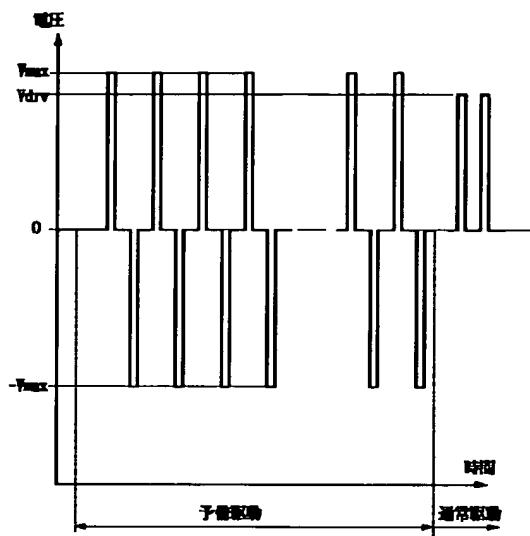
【図10】 本発明の製造方法で使用できる電圧パルスの他の例を示す図である。

【図11】 本発明の製造方法で使用できる電圧パルスの他の例を示す図である。

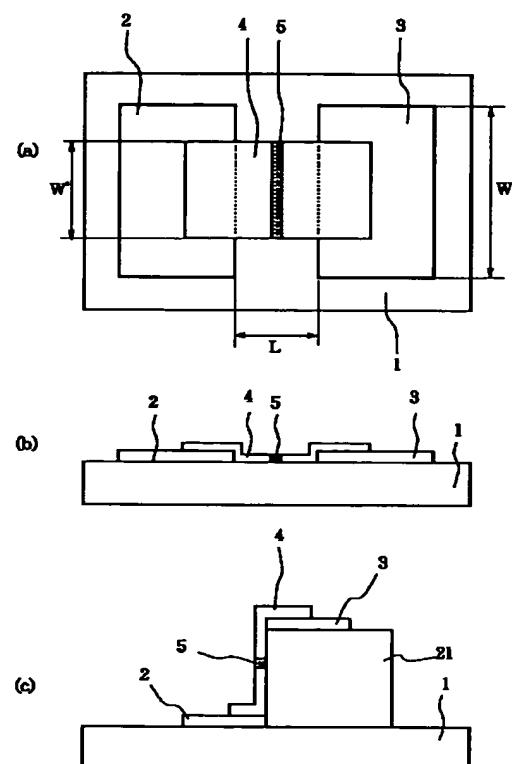
【符号の説明】

40 1: 基板、2, 3: 素子電極、4: 導電性膜、5: 電子放出部、21: 段差形成部、50: 電流計、51: 電源、52: 電流計、53: 高圧電源、54: アノード電極、55: 真空容器、56: 真空ポンプ、57: ゲートバルブ、58: 活性化ガス取容器、59: スローリーグバルブ。

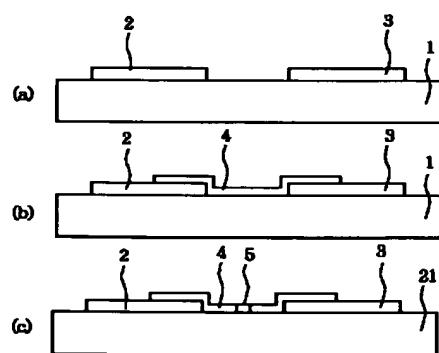
【図1】



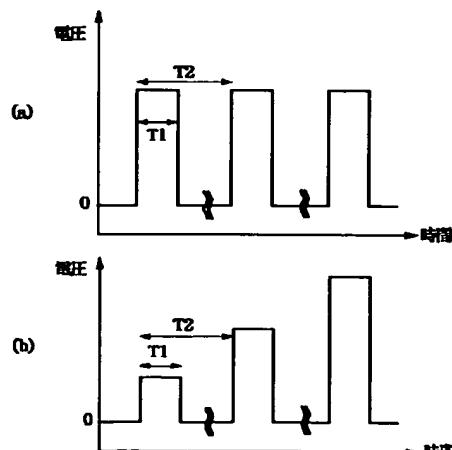
【図2】



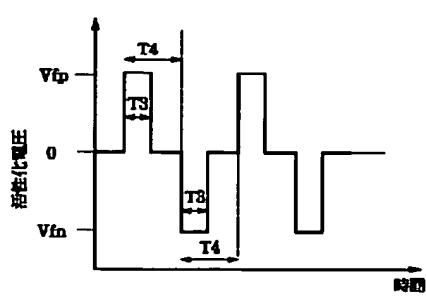
【図3】



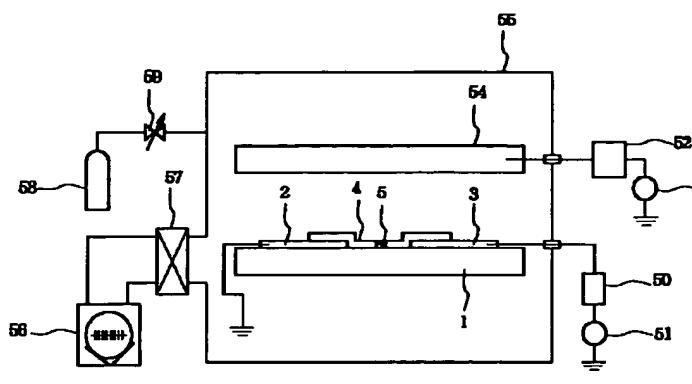
【図4】



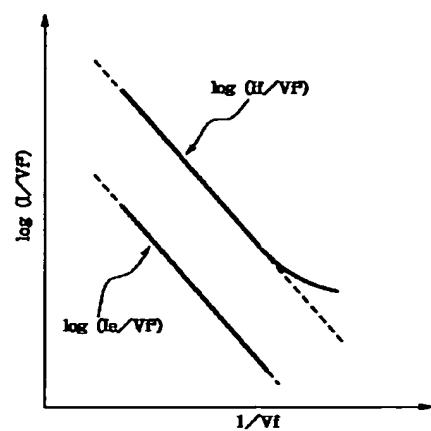
【図5】



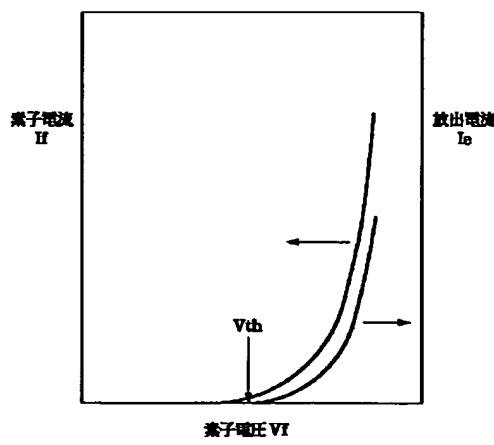
【図6】



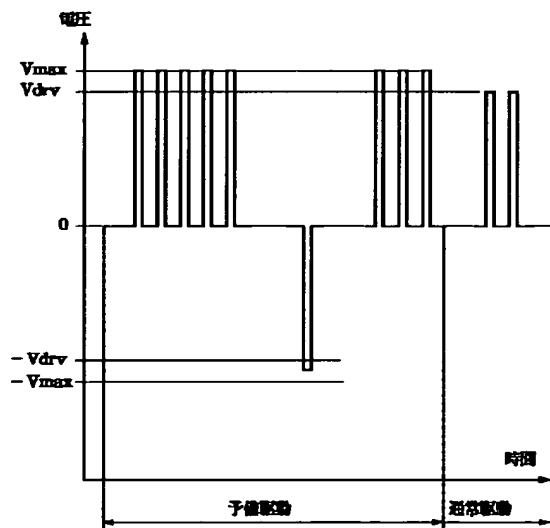
【図8】



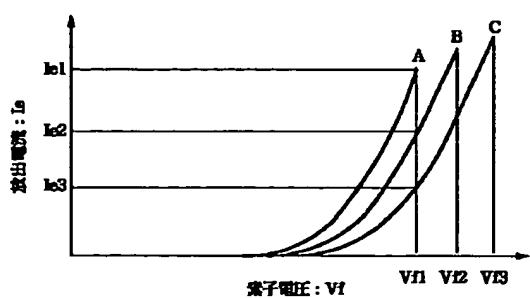
【図7】



【図10】



【図9】



【図11】

